

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-101311

(43)Date of publication of application : 04.04.2003

(51)Int.Cl.

H01P 3/08

H01P 1/00

(21)Application number : 2001-287463

(71)Applicant : NEC CORP

(22)Date of filing : 20.09.2001

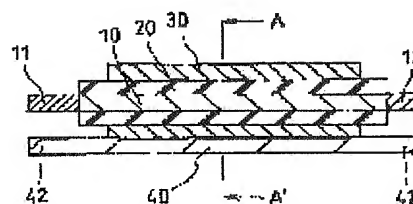
(72)Inventor : MASUDA KOICHIRO  
TOYA HIROKAZU  
SATO MASAHARU

## (54) SHIELDED STRIP LINE TYPE ELEMENT

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a shielded strip line type element that is low in impedance in a high-frequency region of, particularly,  $\geq 100$  MHz and is improved in operating speed and raised in frequency so that the element may mainly become ideal as the bypass element or decoupling element of a noise filter.

SOLUTION: A dielectric oxide coating film 20 is formed on the surface of a metallic sheet 10 made of aluminum, and a conductive high polymer layer 31 is provided on the film 20 so as to cover the sheet 10 and film 20. The high polymer layer 31 is formed of a polyaniline doped with a paratoluensulfonic acid. A conductive carbon paste layer 32 and a silver paste layer 33 are provided on the outside of the high polymer layer 31, and a metallic sheet 40 composed of copper foil is laminated upon the silver paste layer 33. In addition, anode lead terminals 11 and 12 are connected to both ends of the metallic sheet 10 and both end sections of the metallic sheet 40 are constituted in cathode lead terminals 41 and 42.



10: 金属板 11、12: 電極引出端子  
20: 誘電体酸化被膜 30: 導電性層 40: 金属板  
41、42: 電極引出端子

## LEGAL STATUS

[Date of request for examination] 28.05.2002

[Date of sending the examiner's decision of rejection] 25.05.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2004-013149

[Date of requesting appeal against examiner's  
decision of rejection] 24.06.2004

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-101311

(P2003-101311A)

(43) 公開日 平成15年4月4日(2003.4.4)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	7-71-1 <sup>*</sup> (参考)
H 0 1 P 3/08		H 0 1 P 3/08	5 J 0 1 1
1/00		1/00	Z 5 J 0 1 4

審査請求 有 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願2001-287463(P2001-287463)

(22) 出願日 平成13年9月20日(2001.9.20)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 増田 幸一郎

東京都港区芝五丁目7番1号 日本電気株式会社社内

(72) 発明者 追矢 弘和

東京都港区芝五丁目7番1号 日本電気株式会社社内

(74) 代理人 100090158

弁理士 藤巻 正憲

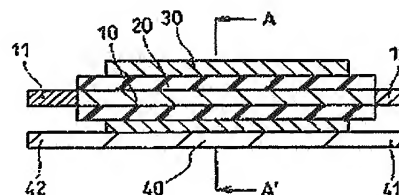
最終頁に続く

(54) 【発明の名称】 シールドストリップ線路型素子

(57) 【要約】

【課題】 特に100MHz以上の高周波数領域におけるインピーダンスが低く、主としてノイズフィルタのバイパス素子又はデカップリング用素子として好適な高速化及び高周波数化を図ったシールドストリップ線路型素子を提供する。

【解決手段】 アルミニウムからなる金属板10を設け、金属板10の表面に誘電体酸化皮膜20を形成し、導電性高分子層31を金属板10及び誘電体酸化皮膜20を覆うように設ける。導電性高分子層31はバタロールエンスルホン酸をドーパントとするポリアニリンにより形成する。導電性高分子層31の外側に、導電性カーボンペースト層32及び銀ペースト層33を設け、銀ペースト層33には銅箔からなる金属板40を重ねる。また、金属板10の両端に陽電極引出端子11及び12を接続し、金属板40の両端部を陰電極引出端子41及び42とする。



10; 金属板 11、12.; 陽電極引出端子  
 20; 誘電体酸化皮膜 30; 導電性層 40; 金属板  
 41、42; 陰電極引出端子

(2)

特開2003-101311

1

【特許請求の範囲】

【請求項1】 高周波電流が流れこの高周波電流が流れる方向に直交する断面の形状が前記電流方向において実質的に一定である弁作用金属からなる金属部材と、この金属部材の表面に形成された誘電体酸化皮膜と、この誘電体酸化皮膜を挟んで前記金属部材の周囲を囲むように設けられた導電体層と、を有することを特徴とするシールドストリップ線路型素子。

【請求項2】 前記断面の形状が矩形であることを特徴とする請求項1に記載のシールドストリップ線路型素子。

【請求項3】 前記断面の形状が円形であることを特徴とする請求項1に記載のシールドストリップ線路型素子。

【請求項4】 前記断面の形状が輪形であることを特徴とする請求項1に記載のシールドストリップ線路型素子。

【請求項5】 前記弁作用金属がアルミニウム、アルミニウム合金、タンタル、タンタル合金、ニオブ及びニオブ合金からなる群から選択された1種又は2種以上の金属からなることを特徴とする請求項1乃至4のいずれか1項に記載のシールドストリップ線路型素子。

【請求項6】 前記導電体層が導電性高分子からなることを特徴とする請求項1乃至5のいずれか1項に記載のシールドストリップ線路型素子。

【請求項7】 前記導電性高分子がポリピロール、ポリチオフェン及びポリアニリン並びにこれらの誘導体からなる群から選択された1種又は2種以上の物質からなることを特徴とする請求項6に記載のシールドストリップ線路型素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子基板上に実装されるシールドストリップ線路型素子に関し、特に、主としてノイズフィルタ用バイパス素子又は電源デカップリング用素子に好適な高速化及び高周波数化を図ったシールドストリップ線路型素子に関する。

【0002】

【従来の技術】 科学技術の進歩に伴って、電子機器の小型化及び高性能化が求められている。これは、例えばスイッチング電源及びデジタル信号処理回路部品においては、クロック周波数を高周波数化することにより達成されるが、それに伴って回路、特に電源回路に流れる高周波電流が増大し、電磁放射の増大及び信号品質の低下が顕著となる。このため、ノイズフィルタ用バイパス素子及び電源デカップリング用素子に対する性能の要求は厳しくなる一方である。

【0003】 従来、高速デジタル回路の電源デカップリング用素子には、金属薄膜を蒸着したセラミック材料を多層積層して形成されるセラミックコンデンサ、及びタ

2

ンタル又はアルミニウム等の弁作用金属の多孔質成形体を陽極とし、この多孔質成形体の酸化皮膜を誘電体として、導電性高分子を固体電解質とする構造を有する固体電解コンデンサが開発されている。

【0004】 固体電解コンデンサの例として、特公平4-56445号公報には誘電体酸化皮膜上に固体電解質としてポリピロール又はそのアルキル置換体を設ける固体電解コンデンサが記載されている。また、特開平3-35516号公報には誘電体酸化皮膜上に固体電解質としてポリアニリンが形成された固体電解コンデンサ及びその製造方法が記載されている。これらのコンデンサにおいては、固体電解質に、それ以前のコンデンサと比較して導電率が100倍以上高い導電性高分子を使用している。このため、これらのコンデンサは等価直列抵抗が小さく、同じ容量のコンデンサでもそれ以前のコンデンサと比較して周波数が100倍以上高い高周波数領域まで効果を発揮する。

【0005】 一方、高周波数化に対応するためにフィルタの構成も検討されている。特開平6-53046号公報にはセラミック誘電体シートにより挟まれた蛇行導体及び接地導体からなる表面実装型ノイズフィルタが開示されている。図5はこの従来の表面実装型フィルタの構成を示す断面図である。図5に示すように、従来の表面実装型フィルタにおいては、矩形状の第1誘電体シート110、第2誘電体シート120及び第3誘電体シート130が積層されて積層体153が形成されている。また、この積層体153における積層方向に平行な端面のうち相互に対向する1対の端面には、第1信号電極151及び第2信号電極152が取り付けられている。

【0006】 第1誘電体シート110は第1内部導体111、第2内部導体112及び蛇行導体115を備え、第1内部導体111は第1信号電極151に接続され、第2内部導体112は第2信号電極152に接続され、蛇行導体115は第1内部導体111と第2内部導体112との間に接続されている。第2誘電体シート120は接地導体125を備え、接地導体125は1対の接地電極（図示せず）に接続されている。この接地電極は積層体153における積層方向に平行な端面のうち第1信号電極151及び第2信号電極152が取り付けられていない1対の端面に取り付けられている。また、蛇行導体115はインダクタンスが形成され、また、蛇行導体115と接地導体125との間にはキャパシタンスが形成される。これにより、インダクタンス素子とキャパシタンス素子とを組み合わせたノイズフィルタが形成され、高周波のノイズ吸収特性が優れたノイズフィルタが得られる。この表面実装型フィルタにおいては、第1信号電極151から入力された電気信号が、第1内部導体111、蛇行導体115及び第2内部導体112を流れることにより濾波され、第2信号電極152から出力される。

(3)

特開2003-101311

3

4

【0007】

【発明が解決しようとする課題】しかしながら、前述の従来の技術には以下に示すような問題点がある。前述の導電性高分子を固体電解質とするコンデンサは、高周波数領域まで使用可能なコンデンサとして種々の用途に使われているが、これらのコンデンサにおいても、10MHzを超える高周波数領域ではインピーダンスが激増する。このため、デジタル回路で今や一般的になっている数百MHzのクロック周波数での動作においては、信号発生回路で想定している周波数にかかわらず電源インピーダンスが限りなくゼロに近いという特性を表現できなくなっている。この結果、フィルタ用バイパス素子又は電源デカップリング用素子として最近の要求に応えることができなくなっている。

【0008】また、前述の表面実装型フィルタは、容量と直列インダクタの組み合わせにより動作周波数範囲が限定され、広範囲な周波数帯域にわたり十分なノイズ除去を行うことができないという問題点がある。更に、この表面実装型フィルタはインピーダンス値が高いため、コンデンサの代替としての使用には限界があり、特に100MHz以上の高周波数領域において、低インピーダンスを実現することが難しいという問題点がある。

【0009】本発明はかかる問題点に鑑みてなされたものであって、特に100MHz以上の高周波数領域におけるインピーダンスが低く、主としてノイズフィルタのバイパス素子又はデカップリング用素子として好適な高速化及び高周波数化を図ったシールドストリップ線路型素子を提供することを目的とする。

【0010】

【課題を解決するための手段】本発明に係るシールドストリップ線路型素子は、高周波電流が流れこの高周波電流が流れる方向に直交する断面の形状が前記電流方向において実質的に一定である弁作用金属からなる金属部材と、この金属部材の表面に形成された誘電体酸化皮膜と、この誘電体酸化皮膜を挟んで前記金属部材の周囲を囲むように設けられた導電体層と、を有することを特徴とする。

【0011】本発明においては、金属部材を、電流方向に直交する断面の形状が一定な伝送路構造とすることにより、金属部材内に流れる電流が高周波電流であっても、金属部材内の電磁界が一様となり、特性インピーダンスの周波数依存性が小さくなる。また、金属部材を弁作用金属により形成することにより、この金属部材の表面に誘電体酸化皮膜を形成することができる。弁作用金属とは、その表面に誘電体酸化皮膜を形成する金属をいう。更に、金属部材の周囲を囲むように導電体層を設けることにより、シールドストリップ線路が実現される。ストリップ線路とは信号線の上に導電体を配置したものであり、シールドストリップ線路とはこの上下の導電体を信号線の側方にて相互に接続したものである。これ

により、信号線である金属部材の側方から漏洩する磁束をシールドすることができ、素子の特性インピーダンスをより低減させることができる。この結果、広い周波数帯域にわたり、金属部材に入力された電気信号を誘電体酸化皮膜及び導電体層によって濾波することができる。これにより、高速化及び高周波数化に適した線路型素子を実現することができる。

【0012】また、前記断面の形状は矩形、円形又は輪形であってもよい。素子の特性インピーダンスの絶対値は金属部材の断面形状にも依存する。前記断面の形状が矩形である場合は、前記金属部材の形状は平板形状を含む直方体形状となる。前記断面の形状が円形である場合は、前記金属部材の形状は円柱形状となる。前記断面の形状が輪形である場合は、前記金属部材の形状は円筒形状となる。なお、前記断面の形状は実質的に矩形、円形又は輪形であればよい。

【0013】また、前記弁作用金属は、アルミニウム、アルミニウム合金、タンタル、タンタル合金、ニオブ及びニオブ合金からなる群から選択された1種又は2種以上の金属からなることが好ましい。これにより、これらの金属の表面を酸化することにより、誘電率が高く、均一で安定な誘電体酸化皮膜を形成することができる。この結果、体積効率が優れた安定なシールドストリップ線路型素子を容易に得ることができる。

【0014】更に、前記導電体層が導電性高分子からなることが好ましい。これにより、金属部材の表面をエッチング等により平面化した場合においても、この金属部材の表面に形成された誘電体層に密着する導電率が高い導電体層を形成することができる。このため、高周波数領域まで使用可能なシールドストリップ線路型素子を容易に得ることができる。

【0015】特に、前記導電性高分子がポリピロール、ポリチオフェン及びポリアニリン並びにこれらの誘導体からなる群から選択された1種又は2種以上の物質からなることが好ましい。これにより、環境安定性が優れ、100℃以上の温度まで安定な導電体層を形成することができる。この結果、安定性及び耐久性が優れ、高周波数領域まで使用可能なシールドストリップ線路型素子を容易に得ることができる。

【0016】

【発明の実施の形態】以下、本発明の実施例について添付の図面を参照して具体的に説明する。但し、本発明は以下の実施例に限定されるものではない。先ず、本発明の第1の実施例について説明する。図1は本実施例に係るシールドストリップ線路型素子を示す断面図、図2は図1に示すA-A'断面を示す断面図である。

【0017】図1及び図2に示すように、本実施例に係るシールドストリップ線路型素子においては、弁作用金属からなり略平面形状をなす金属板10が設けられている。金属板10は、例えばアルミニウムからなる。ま

(4)

特開2003-101311

5

た。金属板10の形状は矩形であり、例えば、厚さが110 $\mu$ m、長さが20mm、幅が10mmである。金属板10の表面、即ち、表面、裏面及び端面は、電解液中における電解エッチングによって表面積が約200倍に拡大されている。

【0018】この金属板10の表面には、誘導体酸化皮膜20が形成されている。誘導体酸化皮膜20は金属板10の表面を酸化することにより形成されたものである。また、誘導体酸化皮膜20上には導電性高分子層31が金属板10及び誘導体酸化皮膜20を覆うように形成されている。本実施例においては、導電性高分子層31はパラトルエンスルホン酸をドーパントとするポリアニリンにより形成されている。金属板10の長手方向における両端部には導電性高分子層31が形成されておらず、誘導体酸化皮膜20が露出している。金属板10の長手方向における前記露出部の長さは、例えば、夫々5mmである。この露出部には、夫々陽電極引出端子11及び12が接続されている。陽電極引出端子11及び12は金属板10に電気信号を流すためのものであり、このため、陽電極引出端子11及び12は相互にある程度離して配置する必要がある。

【0019】導電性高分子層31上には導電性カーボンペースト層32が形成され、導電性カーボンペースト層32上には銀ペースト層33が形成されている。導電性高分子層31、導電性カーボンペースト層32及び銀ペースト層33により導電体層30が形成されている。即ち、金属板10を覆うように誘導体酸化皮膜20が形成され、この誘導体酸化皮膜20の前記露出部以外の領域を覆うように導電体層30が形成されている。導電体層30の一方の表面には、厚さが例えば約100 $\mu$ mの銅箔からなる金属板40が重ねられている。金属板40の表面は金属板10の表面に平行になるように配置されている。金属板40の長手方向の長さは、導電体層30の長手方向の長さよりも長く、そのため、金属板40の両端部は導電体層30に重ねられていない。そして、この両端部が夫々陰電極引出端子41及び42となっている。

【0020】なお、金属板10は本実施例のようにアルミニウムに限らず、弁作用金属 (valve metal) であれば、種々のものを使用することができる。このような弁作用金属としては、例えば、アルミニウム、アルミニウム合金、タンタル、タンタル合金、ニオブ、ニオブ合金、チタン、チタン合金、ジルコニウム、ジルコニウム合金、ケイ素、マグネシウム及びマグネシウム合金等がある。また、金属板10は圧延箔であってもよく、微粉末焼結体等であってもよい。更に、金属板10の形状は、湾曲していてもよく、一部折り曲げた形状であってもよい。

【0021】また、本実施例においては、導電体層30をポリアニリンからなる導電性高分子層31、導電性カ

6

ーボンペースト32及び銀ペースト33により形成する例を示したが、導電体層は導電性である限り特に限定されず、各種金属、二酸化マンガンを酸化インジウム等の半導体、テトラシアノキノジメタンとテトラチアフルバレンとの電荷移動錯体等の有機導電体等により形成してもよい。特に、ポリピロール、ポリチオフェン、ポリエチレンジオキシチオフェン、ポリアニリン、ポリフェニレン、ポリフラン、ポリチアジール、ポリフェニレンビニレン、ポリアセチレン及びポリアズレン等の導電性高分子が好ましく、その中でも安定性の観点からポリピロール、ポリチオフェン、ポリアニリン及びこれらの誘導体が好ましい。なお、本発明において、ポリピロール、ポリチオフェン、ポリアニリンの誘導体とは、例えばこれらの化合物に各種置換基を付加したもの及び他の高分子と共重合したもの等をいう。また、本発明においては、導電性高分子は通常、電子供与性又は電子吸引性を有する化合物からなるドーパントと組み合わせて使用される。本発明においては、ドーパントの種類は特に限定されず、例えば導電性高分子からなるドーパント又は公知のドーパントを使用することができる。このようなドーパントとして、例えば、ヨウ素、塩素、過塩素酸アニオン等のハロゲン化合物、芳香族スルホン化合物等のルイス酸として作用するもの、及びリチウム、テトラエチルアンモニウムカチオンのようなルイス塩基として作用するものが挙げられる。

【0022】更に、本実施例においては、導電体層30の一方の面に、厚さが例えば約100 $\mu$ mの銅箔からなる金属板40を重ね合わせる例を示したが、金属板40の素材は銅に限定されず、銀、金、アルミニウム等の電気抵抗が低い金属であればよい。また、金属板40は金属板10の両面に対向するように2枚設けることもできる。

【0023】更にまた、本実施例においては、導電性高分子層31と金属板40とは、導電性カーボンペースト層32及び銀ペースト層33を介して相互に接続される例を示したが、導電性カーボンペースト層32及び銀ペースト層33を省略し、導電性高分子層31を金属板40に直接接続してもよい。

【0024】本実施例のシールドストリップ線路型素子は、電子回路基板上にそのまま搭載したり、リード電極を引き出して樹脂又は金属ケース等で封止したりして使用することができる。

【0025】次に、本実施例に係るシールドストリップ線路型素子の製造方法について説明する。まず、金属板10として、厚さが例えば110 $\mu$ m、長さが例えば20mm、幅が例えば10mmであるアルミニウム箔を用意する。次に、この金属板10を電解液中において電解エッチングすることにより、金属板10の表面積を約200倍に拡大する。この金属板10を濃度が例えば5質量%のホウ酸アンモニウム水溶液中に浸漬し、例えば1

(5)

特開2003-101311

7

0 Vの電圧を印加して陽極酸化処理を行い、次いで洗浄及び乾燥を行い、金属板10の表面に金属酸化皮膜からなる誘電体酸化皮膜20を形成する。この誘電体酸化皮膜20が形成された金属板10の長さ方向の両端部、即ち、端縁から5 mm以内の領域をヘキサフルオロプロピレンからなるフッ素系樹脂の溶液に浸漬し、乾燥させて前記両端部にヘキサフルオロプロピレンからなるマスク（図示せず）を形成する。この金属板10を濃度が0.1 Nの硫酸水溶液中に浸漬して静電容量を測定すると、静電容量は約380  $\mu$ Fである。

【0026】次に、ガラス製容器内において、例えば10質量%のパラトルエンスルホン酸及び例えば5質量%のアニリンを含む水溶液を調整し、この水溶液中に上述の誘電体酸化皮膜20及びマスクを形成した金属板10を浸漬し、その後、取り出す。その後、室温の空気中において例えば30分間乾燥させる。次に、例えば10質量%のペルオキソ二硫酸アンモニウム及び10質量%のパラトルエンスルホン酸を含む水溶液を調整し、この水溶液中に金属板10を浸漬し、その後取り出して更に20分間空気中に放置し、アニリンを重合させる。その後、この金属板10を水及びメタノールにより洗浄し、温度が80℃の雰囲気中で乾燥させる。前述のパラトルエンスルホン酸及びアニリン水溶液への浸漬から80℃の温度での乾燥までの操作を4回繰り返し、誘電体酸化皮膜20の表面における前記マスクにより覆われていない領域に、パラトルエンスルホン酸をドーパントとするポリアニリンからなる導電性高分子層31を形成する。

【0027】次に、金属板10の表面における導電性高分子層31が形成されている領域を覆うように、導電性カーボンペースト層32及び銀ペースト層33を形成する。導電性高分子層31、導電性カーボンペースト層32及び銀ペースト層33から導電体層30が形成される。その後、厚さが例えば約100  $\mu$ mの銅箔からなる金属板40を、導電体層30の1面に重ね合わせる。これにより、金属板40は導電体層30及び誘電体酸化皮膜20を介して金属板10の片面に対向するように配置される。金属板40の長さ方向の長さは導電体層30の長さ方向の長さよりも長く、このため、金属板40の長さ方向の両端部は導電体層30に重ねられずにはみ出す。このはみ出した金属板40の両端部を夫々陰電極引出端子41及び42とする。その後、金属板10の両端部をテトラヒドロフランに浸漬し、マスクを構成する樹脂であるヘキサフルオロプロピレンを溶解させ除去する。次に、超音波溶接機を使用して金属板10の両端に2つの陽電極引出端子11及び12を接続する。これにより、本実施例に係るシールドストリップ線路型素子が作製される。

【0028】なお、本実施例においては、金属板10の表面積を拡大する方法として電解液中で電解エッチングを行う例を示したが、表面積が拡大された金属板は、微

8

粉凝結体を平板形状に加工することによって作製してもよい。

【0029】また、誘電体酸化皮膜20の形成方法も特に限定されず、金属板10の表面を電解質溶液中で電解酸化したり、適当な酸化剤を使用して酸化処理したりして形成してもよく、又は金属板10の表面を空気酸化させて形成した酸化膜をそのまま使用してもよい。しかし、適宜は、誘電体酸化皮膜20は金属板10の表面を電解酸化することにより形成される。

10 【0030】更に、本実施例においては、金属板10に陽電極引出端子11及び12を超音波溶接により接合しているが、この接合は圧着等の方法により行ってもよい。また、金属板10を両側に突き出させて、金属板10の両端部を陽電極引出端子としてもよい。

【0031】更にまた、本実施例においては、金属板10を水溶液中へ浸漬し乾燥させることにより、アニリンを重合させ、導電性高分子層31を形成する例を示したが、本発明においては導電性高分子層の形成方法はこれに限定されず、金属板10上に導電性高分子の溶液を塗布してこの溶液中の溶剤を蒸発させたり、導電性高分子を形成するモノマー及び／又はオリゴマー並びに重合触媒を導入して金属板10上で直接導電性高分子の重合を行ったり、導電性高分子の中間体からなる高分子の層を形成して導電性高分子に転換したりする方法により、導電性高分子層31を形成してもよい。

【0032】本実施例に係るシールドストリップ線路型素子においては、陽電極引出端子11から入力された高周波の信号電流は、金属板10を通り、陽電極引出端子12から出力される。このとき、前記信号電流を誘電体酸化皮膜20及び導電体層30により遮断することができ、金属板10の形状は伝送線路構造であり、信号電流が流れる方向に直交する断面の形状は略一定であるため、信号電流が高周波電流であっても、金属板10内の電磁界が一様となり、特性インピーダンスの周波数依存性が小さい。

【0033】また、金属板10が非作用金属であるアルミニウムにより形成されているため、この金属板10の表面に均一で安定な誘電体酸化皮膜20を容易に形成することができる。更に、金属板10の周囲を囲むように導電体層30を設けているため、シールドストリップ線路が実現され、金属板10から漏洩する磁束をシールドすることができ、素子のインピーダンスを低減させることができる。更にまた、金属板40を設けることにより、陰電極引出端子41及び42を形成できると共に、素子のインピーダンスをより一層低減することができる。更にまた、導電体層30に導電性高分子層31を設けているため、誘電体酸化皮膜20に対する密着性が高く、導電率が高い導電体層を容易に形成することができる。

50 【0034】本実施例に係るシールドストリップ線路型



(6)

特開2003-101311

9

素子について、金属板10を陽極とし、金属板40を陰極として容量を測定すると、例えば周波数が120Hzのとき容量は約380μFであり、誘電体酸化皮膜20の表面が十分にポリアニリンで被覆されていることがわかる。

【0035】また、このシールドストリップ線路型素子の両端に設けられた2対の電極引出端子、即ち、陽電極引出端子11及び12並びに陰電極引出端子41及び42をネットワーク・アナライザに接続して電力透過特性S21を測定すると、100kHz乃至100MHzの周波数領域においては-70dB以下であり、1GHzの周波数では-40dB以下である。これにより、本実施例に係るシールドストリップ線路型素子は、従来のコンデンサと比較して、高速デジタル回路の電源デカップリング素子として極めて優れた特性を有することがわかる。

【0036】次に、本発明の第2の実施例について説明する。本実施例に係るシールドストリップ線路型素子の構成は、前述の第1の実施例に係るシールドストリップ線路型素子の構成と比較して、導電性高分子層31がポリピロールからなる点が異なっている。本実施例のシールドストリップ線路型素子における前記以外の構成は第1の実施例に係るシールドストリップ線路型素子の構成と同一である。

【0037】本実施例に係るシールドストリップ線路型素子の製造方法について説明する。まず、前述の第1の実施例と同様な方法により、金属板10の表面に誘電体酸化皮膜20及びマスクを形成する。次に、ガラス製容器内において10質量%のドデシルベンゼンスルホン酸第二鉄を含むメタノール溶液を作製する。そして、前述の表面に誘電体酸化皮膜20が形成された金属板10をこの溶液に浸漬し、その後取り出す。次に、室温の空気中において30分間乾燥させる。次に、これを50質量%のピロールを含む水溶液に浸漬し、その後取り出して30分間空気中に放置し、ピロールを重合させる。その後、水及びメタノールにより洗浄し、温度が80℃の雰囲気中において乾燥させる。このメタノール溶液への浸漬から80℃の温度での乾燥までの操作を4回繰り返す。誘電体酸化皮膜20の表面にドデシルベンゼンスルホン酸をドーパントとするポリピロールからなる導電性高分子層を形成する。

【0038】次に、金属板10の表面における導電性高分子層形成領域を取り巻くように、前述の第1の実施例と同様な方法により導電性カーボンペースト層32及び銀ペースト層33を形成して導電体層30を形成し、銅箔からなる金属板40を取り付け、この金属板40の両端部を夫々陰電極引出端子41及び42とする。その後、第1の実施例と同様な方法によりマスクを除去し、陽電極引出端子11及び12を取り付ける。

【0039】本実施例に係るシールドストリップ線路型

10

素子について、アルミニウム箔からなる金属板10を陽極とし、銅箔からなる金属板40を陰極として容量を測定すると、例えば周波数が120Hzのとき容量は約380μFであり、誘電体酸化皮膜20の表面が十分にポリピロールで被覆されていることがわかる。

【0040】また、このシールドストリップ線路型素子の両端に設けられた2対の電極引出端子、即ち、陽電極引出端子11及び12並びに陰電極引出端子41及び42をネットワーク・アナライザに接続して電力透過特性S21を測定すると、100kHz乃至100MHzの周波数領域においては-70dB以下であり、1GHzの周波数では-40dB以下である。これにより、本実施例に係るシールドストリップ線路型素子は、従来のコンデンサと比較して、高速デジタル回路の電源デカップリング素子として極めて優れた特性を有することがわかる。

【0041】次に、本発明の第3の実施例について説明する。本実施例に係るシールドストリップ線路型素子の構成は、前述の第1の実施例に係るシールドストリップ線路型素子の構成と比較して、導電性高分子層31がポリヘキサチオフェンからなる点が異なっている。本実施例のシールドストリップ線路型素子における前記以外の構成は第1の実施例に係るシールドストリップ線路型素子の構成と同一である。

【0042】本実施例に係るシールドストリップ線路型素子の製造方法について説明する。まず、前述の第1の実施例と同様な方法により、金属板10の表面に誘電体酸化皮膜20及びマスクを形成する。次に、ガラス製容器内において濃度が5質量%のポリヘキサチオフェンのキシレン溶液を作製し、この溶液を、前述の表面に誘電体酸化皮膜20及びマスクが形成された金属板10におけるマスクが形成されていない領域に滴下し、温度が80℃の雰囲気中において乾燥させる。次に、この素子全体を塩酸水溶液に浸漬し、誘電体酸化皮膜20の表面に、塩素イオンをドーパントとするポリヘキサチオフェンからなる導電性高分子層31を形成する。

【0043】次に、前述の第1の実施例と同様な方法により、金属板10の表面における導電性高分子層形成領域を取り巻くように導電性カーボンペースト層32及び銀ペースト層33を形成して導電体層30を形成し、銅箔からなる金属板40を取り付け、この金属板40の両端部を夫々陰電極引出端子41及び42とする。その後、マスクを除去し、陽電極引出端子11及び12を取り付ける。

【0044】本実施例に係るシールドストリップ線路型素子について、アルミニウム箔からなる金属板10を陽極とし、銅箔からなる金属板40を陰極として容量を測定すると、例えば周波数が120Hzのとき容量は約380μFであり、誘電体酸化皮膜20の表面が十分にポリヘキサチオフェンで被覆されていることがわかる。



(7)

特開2003-101311

11

【0045】また、このシールドストリップ線路型素子の両端に設けられた2対の電極引出端子、即ち、陽電極引出端子11及び12並びに陰電極引出端子41及び42をネットワーク・アナライザに接続して電力透過特性S21を測定すると、例えば、100kHz乃至100MHzの周波数領域においては-60dB以下であり、1GHzの周波数では-40dB以下である。これにより、本実施例に係るシールドストリップ線路型素子は、従来のコンデンサと比較して、高速デジタル回路の電源デカップリング素子として極めて優れた特性を有することがわかる。

【0046】次に、本発明の第4の実施例について説明する。本実施例に係るシールドストリップ線路型素子の構成は、前述の第1の実施例に係るシールドストリップ線路型素子の構成と比較して、導電性高分子層31がポリエチレンジオキシシチオフェンからなる点が異なっている。本実施例のシールドストリップ線路型素子における前記以外の構成は第1の実施例に係るシールドストリップ線路型素子の構成と同一である。

【0047】本実施例に係るシールドストリップ線路型素子の製造方法について説明する。まず、前述の第1の実施例と同様な方法により、金属板10の表面に誘電体酸化皮膜20及びマスクを形成する。次に、ガラス製容器内において、10質量%のドデシルベンゼンスルホン酸第二鉄を含むエタノール溶液を作製する。そして、前述の表面に誘電体酸化皮膜20が形成された金属板10をこの溶液に浸漬し、その後取り出し、室温の空气中において30分間乾燥させる。次に、この試料を50質量%のエチレンジオキシシチオフェンを含む水溶液に浸漬し、その後取り出して30分間空气中に放置し、エチレンジオキシシチオフェンを重合させる。その後、水及びメタノールにより洗浄し、温度が80℃の雰囲気中において乾燥させる。前記エタノール溶液への浸漬から80℃の温度での乾燥までの操作を4回繰り返して、誘電体酸化皮膜20の表面にドデシルベンゼンスルホン酸をドーパントとするポリエチレンジオキシシチオフェンからなる導電性高分子層31を形成する。

【0048】次に、前述の第1の実施例と同様な方法により、金属板10の表面における導電性高分子層形成領域を取り巻くように、導電性カーボンペースト層32及び銀ペースト層33を形成して導電体層30を形成し、銅箔からなる金属板40を取り付け、この金属板40の両端部を夫々陰電極引出端子41及び42とする。その後、第1の実施例と同様な方法によりマスクを除去し、陽電極引出端子11及び12を取り付ける。

【0049】本実施例に係るシールドストリップ線路型素子について、アルミニウム箔からなる金属板10を陽極とし、銅箔からなる金属板40を陰極として容量を測定すると、例えば周波数が120Hzのとき容量は約380μFであり、誘電体酸化皮膜20の表面が充分にポ

12

リエチレンジオキシシチオフェンで被覆されていることがわかる。

【0050】また、このシールドストリップ線路型素子の両端に設けられた2対の電極引出端子、即ち、陽電極引出端子11及び12並びに陰電極引出端子41及び42をネットワーク・アナライザに接続して電力透過特性S21を測定すると、1MHz乃至100MHzの周波数領域においては-60dB以下であり、1GHzの周波数では-40dB以下である。これにより、本実施例に係るシールドストリップ線路型素子は、従来のコンデンサと比較して、高速デジタル回路の電源デカップリング素子として極めて優れた特性を有することがわかる。

【0051】次に、本発明の第5の実施例について説明する。本実施例に係るシールドストリップ線路型素子の構成は、前述の第2の実施例に係るシールドストリップ線路型素子の構成と同一である。即ち、導電性高分子層31はポリピロールにより形成されている。

【0052】本実施例に係るシールドストリップ線路型素子の製造方法について説明する。まず、前述の第1の実施例と同様な方法により、金属板10の表面に誘電体酸化皮膜20及びマスクを形成する。次に、ガラス製容器内において、30質量%のドデシルベンゼンスルホン酸第二鉄を含むメタノール溶液を作製し、-50℃の温度に冷却する。次に、この溶液に濃度が6質量%となるようにピロールを滴下し、溶液の温度を-50℃に保ったまま、溶液を攪拌してピロールを混合する。この溶液を、前述の表面に誘電体酸化皮膜20及びマスクが形成された金属板10におけるマスクが形成されていない領域に滴下し、室温で60分間放置する。その後、金属板10を水及びメタノールにより洗浄し、温度が80℃の雰囲気中において乾燥させる。これにより、誘電体酸化皮膜20の表面に、ドデシルベンゼンスルホン酸をドーパントとするポリピロールからなる導電性高分子層31を形成する。

【0053】次に、前述の第1の実施例と同様な方法により、金属板10の表面における導電性高分子層形成領域を取り巻くように導電性カーボンペースト層32及び銀ペースト層33を形成して導電体層30を形成し、銅箔からなる金属板40を取り付け、この金属板40の両端部を夫々陰電極引出端子41及び42とする。その後、マスクを除去し、陽電極引出端子11及び12を取り付ける。

【0054】本実施例に係るシールドストリップ線路型素子について、アルミニウム箔からなる金属板10を陽極とし、銅箔からなる金属板40を陰極として容量を測定すると、例えば周波数が120Hzのとき容量は約375μFであり、誘電体酸化皮膜20の表面が充分にポリピロールで被覆されていることがわかる。

【0055】また、このシールドストリップ線路型素子の両端に設けられた2対の電極引出端子、即ち、陽電極

(8)

特開2003-101311

13

引出端子11及び12並びに陰電極引出端子41及び42をネットワーク・アナライザに接続して電力透過特性S21を測定すると、1MHz乃至100MHzの周波数領域においては-60dB以下である。これにより、本実施例に係るシールドストリップ線路型素子は、従来のコンデンサと比較して、高速デジタル回路の電源デカップリング素子として極めて優れた特性を有することがわかる。

【0056】次に、本発明の第6の実施例について説明する。図3は本実施例に係るシールドストリップ線路型素子を示す斜視図である。図3に示すように、本実施例に係るシールドストリップ線路型素子においては、平均粒径が例えば、 $0.5\mu\text{m}$ のタンタル粉末の焼結体からなる成型体13が設けられている。成型体13の形状は直方体であり、例えば、幅が3mm、長さが3mm、厚さが1.8mmである。成型体13の両端には、夫々タンタル線14及び15が連結されている。タンタル線14及び15の直径は例えば、3mmである。成型体13、タンタル線14及び15により、金属部材16が形成される。

【0057】また、成型体13の表面には、誘電体酸化皮膜（図示せず）が形成されており、この誘電体酸化皮膜の表面には、成型体13及び誘電体酸化皮膜を囲むように、内側から順に導電性高分子層、導電性カーボンペースト層及び銀ペースト層が形成されている。この導電性高分子層、導電性カーボンペースト層及び銀ペースト層により導電体層35が形成されている。タンタル線14及び15には夫々陽電極引出端子11及び12が接続されている。

【0058】導電体層35の一方の表面には、厚さが例えば約 $100\mu\text{m}$ の銅箔からなる金属板40が重ねられている。金属板40の長手方向の長さは、導電体層35の長手方向の長さよりも長く、このため、金属板40の両端部は導電体層35に重ねられていない。そして、この金属板40の両端部が夫々陰電極引出端子41及び42となっている。

【0059】次に、本実施例に係るシールドストリップ線路型素子の製造方法について説明する。まず、平均粒径が例えば $0.5\mu\text{m}$ のタンタル粉末を、内側の幅が例えば3mm、内側の長さが例えば3mm、内側の厚さが例えば1.8mmの容器内に充填し、このタンタル粉末からなる塊の両端に直径が例えば、3mmのタンタル線14及び15を取り付けて加圧成型する。この成型体を真空中において2000℃の温度に加熱し、タンタル粉末焼結体である成型体13並びにタンタル線14及び15からなる金属部材16を作製する。

【0060】次に、この金属部材16を、濃度が例えば0.05質量%のリン酸水溶液中において、例えば10Vの化成電圧を印加して陽極酸化処理し、その後、洗浄及び乾燥を行い、金属部材16の表面に金属酸化皮膜が

14

なる誘電体酸化皮膜（図示せず）を形成する。この金属部材16におけるタンタル線14及び15の部分を、ヘキサフルオロプロピレンからなるフッ素系樹脂の溶液に浸漬し、乾燥させることにより、タンタル線14及び15を覆うマスク（図示せず）を形成する。この金属部材16を、濃度が0.1Nの硫酸水溶液中に浸漬して静電容量を測定すると、静電容量は約300 $\mu\text{F}$ である。

【0061】次に、ガラス製容器内において、10質量%のドデシルベンゼンスルホン酸第二鉄を含むメタノール溶液を作製し、この溶液に前述の表面に誘電体酸化皮膜20が形成された金属部材16を浸漬し、その後取り出す。この金属部材16を室温の空気中において30分間放置し乾燥させる。次に、この金属部材16を50質量%のピロールを含む水溶液中に浸漬し、その後取り出して30分間空気中に放置し、ピロールを重合させる。その後、これを水及びメタノールにより洗浄し、温度が80℃の雰囲気中において乾燥させる。このメタノール溶液への浸漬から80℃の温度での乾燥までの操作を4回繰り返し、誘電体酸化皮膜の表面にドデシルベンゼンスルホン酸をドーパントとするポリピロールからなる導電性高分子層（図示せず）を形成する。

【0062】次に、金属部材16の表面における導電性高分子層が形成されている領域を囲むように、導電性カーボンペースト層及び銀ペースト層を形成する。導電性高分子層、導電性カーボンペースト層及び銀ペースト層により導電体層35が形成される。この導電体層35の一方の面に、銅箔からなる金属板40を取り付ける。金属板40の長手方向の長さは、同じ方向における導電体層35の長さよりも長く、金属板40の両端部は導電体層35に接触していない。この金属板40の両端部を夫々陰電極引出端子41及び42とする。その後、マスクを除去し、タンタル線14及び15に夫々陽電極引出端子11及び12を取り付ける。これにより、本実施例に係るシールドストリップ線路型素子が製造される。

【0063】本実施例に係るシールドストリップ線路型素子においては、陽電極引出端子11から入力された高周波の信号電流は、金属部材16を通り、陽電極引出端子12から出力される。このとき、前記信号電流を誘電体酸化皮膜及び導電体層35により遮波することができる。金属部材16の形状は伝送線路構造であり、信号電流が流れる方向に直交する断面の形状は略一定であるため、信号電流が高周波電流であっても、金属部材16内の電磁界が一様となり、特性インピーダンスの周波数依存性が小さい。

【0064】また、金属部材16が非作用金属であるアルミニウムにより形成されているため、この金属部材16の表面に均一で安定な誘電体酸化皮膜を容易に形成することができる。更に、金属部材16を囲むように導電体層35を設けているため、シールドストリップ線路が実現され、金属部材16から漏洩する磁束をシールドす

(9)

特開2003-101311

15

ることができ、素子のインピーダンスを低減させることができる。更にまた、金属板40を設けることにより、陰電極引出端子41及び42を形成できると共に、素子のインピーダンスをより一層低減することができる。更にまた、導電体層35にポリピロールからなる導電性高分子層を設けているため、誘電体酸化皮膜に対する密着性が高く、導電率が高い導電体層を容易に形成することができる。

【0065】更に、本実施例においては、粉末焼結法により成型体13を作製しているため、成型体13を容易に10 19 任意の形状に加工することができる。また、前述の第1乃至第5の実施例のように、金属板10（図1参照）のエッチングを行うことなく、成型体13の表面積を拡大することができる。

【0066】本実施例に係るシールドストリップ線路型素子について、タンタル酸鉛金属からなる金属部材16を陽極とし、銅箔からなる金属板40を陰極として容量を測定すると、例えば周波数が120Hzのとき容量は約280μFであり、誘電体酸化皮膜の表面が充分にポリピロールで被覆されていることがわかる。

【0067】また、このシールドストリップ線路型素子の両端に設けられた2対の電極引出端子、即ち、陽電極引出端子11及び12並びに陰電極引出端子41及び42をネットワーク・アナライザに接続して電力透過特性S21を測定すると、100kHz乃至100MHzの周波数領域においては-60dB以下であり、1GHzの周波数領域においても-40dB以下である。これにより、本実施例に係るシールドストリップ線路型素子は、従来のコンデンサと比較して、高速デジタル回路の電源デカップリング素子として極めて優れた特性を有することがわかる。

【0068】次に、本発明の第7の実施例について説明する。図4は本実施例に係るシールドストリップ線路型素子を示す斜視図である。図4に示すように、本実施例に係るシールドストリップ線路型素子においては、直径が5mm、長さが100mmのアルミニウムからなる金属円柱材17が設けられている。金属円柱材17の両端部は陽電極引出端子11a及び12aとなっている。陽電極引出端子11a及び12aには、ネジ止め用の孔11b及び12bが夫々形成されている。

【0069】金属円柱材17の表面には誘電体酸化皮膜21が形成されており、誘電体酸化皮膜21の外側には、内側から順に、パラトルエンスルホン酸をドーパントとするポリアニリンからなる導電性高分子層、導電性カーボンペースト層及び銀ペースト層が設けられている。この導電性高分子層、導電性カーボンペースト層及び銀ペースト層により導電体層36が形成されている。導電体層36には、厚さが例えば約100μmの銅箔からなる金属板40が接続されている。金属板40の長手方向は、金属円柱材17の軸方向と一致している。金属

16

板40の長手方向の長さは、同じ方向における導電体層36の長さよりも長く、そのため、金属板40の両端部は導電体層36に接触していない。この金属板40の両端部が夫々陰電極引出端子41a及び42aとなっている。陰電極引出端子41a及び42aには夫々ネジ止め用の孔41b及び42bが形成されている。

【0070】以下、本実施例に係るシールドストリップ線路型素子の製造方法について説明する。まず、金属円柱材17として、直径が5mm、長さが100mmのアルミニウムからなる円柱を準備する。金属円柱材17の両端部を夫々陽電極引出端子11a及び12aとする。また、陰電極引出端子11a及び12aに夫々ネジ止め用の孔11b及び12bを形成する。次に、金属円柱材17を、濃度が5質量%のホウ酸アンモニウム水溶液中に浸漬し、10Vの電圧を印加して陽極酸化処理を行う。その後、洗浄及び乾燥を行い、金属円柱材17の表面に金属酸化被膜からなる誘電体酸化皮膜21を形成する。次に、金属円柱材17の両端部各10mmをヘキサフルオロプロピレンからなるフッ素系樹脂の溶液に浸漬し、乾燥させて、金属円柱材17の両端部にマスク（図示せず）を形成する。

【0071】次に、ガラス製容器内において、10質量%のパラトルエンスルホン酸及び5質量%のアニリンを含む水溶液を調整する。次いで、この水溶液中に前述の誘電体酸化皮膜21を形成した金属円柱材17を浸漬し、その後取り出し、室温の空气中に30分間放置して乾燥させる。次に、これを10質量%のペルオキシ二硫酸アンモニウム及び10質量%のパラトルエンスルホン酸を含む水溶液に浸漬し、その後取り出して空气中に20分間放置し、アニリンを重合させる。その後、水及びメタノールにより洗浄し、温度が80℃の雰囲気において乾燥させる。この操作を4回繰り返し、誘電体酸化皮膜21の表面にパラトルエンスルホン酸をドーパントとするポリアニリンからなる導電性高分子層を形成する。

【0072】次に、金属円柱材17の表面における導電性高分子層が形成されている領域を取り巻くように、導電性カーボンペースト層及び銀ペースト層を形成する。導電性高分子層、導電性カーボンペースト層及び銀ペースト層により、導電体層36が形成される。次に、導電体層36に厚さが例えば約100μmの銅箔からなる金属板40を接続する。この金属板40の両端部を夫々陰電極引出端子41a及び42aとする。次に、夫々陰電極引出端子41a及び42aに夫々ネジ止め用の孔41b及び42bを形成する。その後、金属円柱材17の両端部をテトラヒドロフランに浸漬し、マスク樹脂であるヘキサフルオロプロピレンを溶解させ除去する。これにより、本実施例に係るシールドストリップ線路型素子が製造される。

【0073】本実施例に係るシールドストリップ線路型

(10)

特開2003-101311

17

素子においては、陽電極引出端子11aから入力された高周波の信号電流は、金属円柱材17を通り、陽電極引出端子12aから出力される。このとき、前記信号電流を誘電体酸化皮膜21及び導電体層36により濾波することができる。金属円柱材17の形状は伝送線路構造であり、信号電流が流れる方向に直交する断面の形状は略一定であるため、信号電流が高周波電流であっても、金属円柱材17内の電磁界が一様となり、特性インピーダンスの周波数依存性が小さい。

【0074】また、金属円柱材17が弁作用金属であるアルミニウムにより形成されているため、この金属円柱材17の表面に均一で安定な誘電体酸化皮膜を容易に形成することができる。更に、金属円柱材17を囲むように導電体層36を設けているため、シールドストリップ線路が実現され、金属円柱材17から漏洩する電束をシールドすることができる。素子のインピーダンスを低減させることができる。更にまた、金属板40を設けることにより、陰電極引出端子41a及び42aを形成できると共に、素子のインピーダンスをより一層低減することができる。更にまた、導電体層36にポリアニリンからなる導電性高分子層を設けているため、誘電体酸化皮膜に対する密着性が高く、導電率が高い導電体層を容易に形成することができる。

【0075】更にまた、本実施例においては、陽電極引出端子11a及び12a並びに陰電極引出端子41a及び42aに夫々ネジ止め用の孔11b、12b、41b、42bが形成されているため、陽電極引出端子11a及び12a並びに陰電極引出端子41a及び42aをネジにより外部に接続することができる。このため、シールドストリップ線路型素子に安定して大電流を流すことができる。

【0076】本実施例に係るシールドストリップ線路型素子について、金属円柱材17を陽極とし、銅箔からなる金属板40を陰極として容量を測定すると、容量は約10 $\mu$ Fであり、誘電体酸化皮膜の表面が十分にポリアニリンにより被覆されていることがわかる。

【0077】また、このシールドストリップ線路型素子の両端に設けられた2対の電極引出端子、即ち、ネジ止め用の孔11a、12a、41a及び42aをネットワーク・アナライザに接続して電力透過特性S21を測定すると、100kHz乃至1GHzの周波数領域において-40dB以下である。これにより、本実施例に係るシールドストリップ線路型素子は、従来のコンデンサと比較して、高速デジタル回路の電源デカップリング素子

18

として極めて優れた特性を有することがわかる。

【0078】

【発明の効果】以上詳述したように、本発明によれば、特に100MHz以上の高周波数領域におけるインピーダンスが低く、主としてノイズフィルタのバイパス素子又はデカップリング用素子として好適な高速化及び高周波数化を図ったシールドストリップ線路型素子を得ることができる。

【図面の簡単な説明】

【図1】本実施例に係るシールドストリップ線路型素子を示す断面図である。

【図2】図1に示すA-A'断面を示す断面図である。

【図3】本発明の第6の実施例に係るシールドストリップ線路型素子を示す斜視図である。

【図4】本発明の第7の実施例に係るシールドストリップ線路型素子を示す斜視図である。

【図5】従来の表面実装型フィルタの構成を示す断面図である。

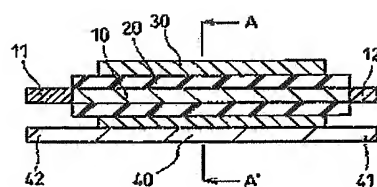
【符号の説明】

10；金属板  
11、11a、12、12a；陽電極引出端子  
11b、12b；孔  
13；成型体  
14、15；タンタル線  
16；金属部材  
17；金属円柱材  
20、21；誘電体酸化皮膜  
30；導電体層  
31；導電性高分子層  
32；導電性カーボンペースト層  
33；銀ペースト層  
35、36；導電体層  
40；金属板  
41、42；陰電極引出端子  
110；第1誘電体シート  
111；第1内部導体  
112；第2内部導体  
115；蛇行導体  
120；第2誘電体シート  
125；接地導体  
130；第3誘電体シート  
151；第1信号用電極  
152；第2信号用電極  
153；誘電体

(11)

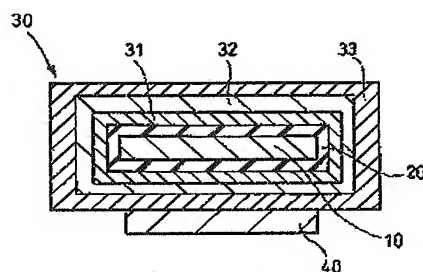
特開2003-101311

【図1】



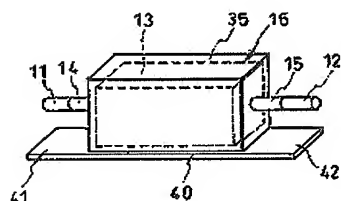
10; 金属板 11、12; 誘電体引出端子  
20; 誘電体酸化皮膜 30; 誘電体層 40; 金属板  
41、42; 誘電体引出端子

【図2】



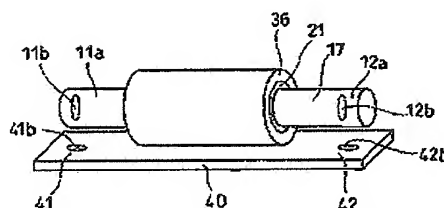
10; 金属板 20; 誘電体酸化皮膜 30; 誘電体層  
31; 導電性高分子層 32; 導電性カーボンペースト層  
33; 銀ペースト層 40; 金属板

【図3】



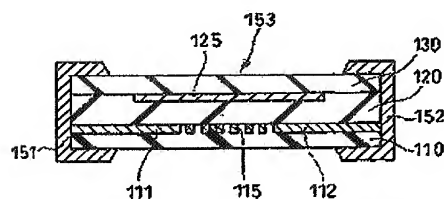
11、12; 誘電体引出端子 13; 成型体  
14、15; タンタル線 16; 金属前材  
40; 金属板 41、42; 誘電体引出端子

【図4】



11a、12a; 誘電体引出端子 11b、12b; 孔  
17; 金属円柱材 21; 誘電体酸化皮膜 36; 誘電体層  
40; 金属板 41、42; 誘電体引出端子

【図5】



110; 第1誘電体シート 111; 第1内部導体  
112; 第2内部導体 115; 穿孔導体  
120; 第2誘電体シート 125; 接地導体  
130; 第3誘電体シート 151; 第1信号用電極  
152; 第2信号用電極 153; 積層体

(12)

特開2003-101311

フロントページの続き

(72)発明者 佐藤 正春

東京都港区芝五丁目7番1号 日本電気株  
式会社内

Fターム(参考) 5J011 CA14

5J014 CA00